

КИЇВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ  
ІМЕНІ ТАРАСА ШЕВЧЕНКА

ФАКУЛЬТЕТ КОМП'ЮТЕРНИХ НАУК ТА КІБЕРНЕТИКИ  
Кафедра системного аналізу та теорії прийняття рішень



**РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**  
**Архітектура обчислювальних систем**  
для студентів

галузі знань 12 – "Інформаційні технології"  
спеціальність 124 – «Системний аналіз»  
освітній рівень бакалавр  
освітня програма "Системний аналіз"  
вид дисципліни обов'язкова

Форма навчання денна  
Навчальний рік 2021/2022  
Семестр 3  
Кількість кредитів ECTS 3  
Мова викладання,  
навчання та оцінювання українська  
Форма заключного контролю іспит

Викладачі: д.ф.-м.н., професор Івохін Є.В.


Пролонговано: на 20 22 / 20 23 р. (фіділіс, ПІБ, дата) «31» 08 2022 р.

на 20 \_\_\_ / 20 \_\_\_ р. (фіділіс, ПІБ, дата) « \_\_\_ » 20 \_\_\_ р.



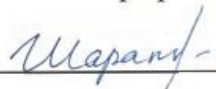
Розробники: професор **Івохін Є.В.**, д.ф.-м.н., професор кафедри системного аналізу та теорії прийняття рішень

ЗАТВЕРДЖЕНО  
Завідувач кафедри системного аналізу  
та теорії прийняття рішень

 Наконечний О.Г.

Протокол № 1 від «28» 08 2020р.

Схвалено Гарантом освітньо-професійної програми першого рівня вищої освіти

«Системний аналіз»  М.М. Шарапов

«28» серпня 2020 року

Схвалено науково-методичною комісією факультету комп'ютерних наук та кібернетики

Протокол від «28» серпня 2020 року № 1

Голова науково-методичної комісії  (Омельчук Л.Л.)  
(підпис) (прізвище та ініціали)

«28» серпня 2020 року

1. **Мета дисципліни:** матеріали курсу «Архітектура обчислювальних систем» призначені для надання студентам інформації про засоби управління основними та периферійними пристроями персонального комп'ютера, про характерні особливості операційних систем та про сучасний стан комп'ютерної техніки в цілому.

2. **Попередні вимоги до опанування або вибору навчальної дисципліни**

*Знати* базові поняття комбінаторики та математичної логіки, прикладного та системного програмування.

*Вміти* розв'язувати типові задачі з цих курсів та створювати програми мовами програмування.

*Володіти елементарними навичками:* мов програмування, розв'язування задач з залученням елементів комбінаторики та математичної логіки.

Для доступу до дисципліни «Архітектура обчислювальних систем» освітньо-професійної програми «Системний аналіз» студент повинен опанувати компетентності та результати навчання, які надають дисципліни «Дискретна математика», «Математична логіка», «Основи програмування». Дисципліна «Архітектура обчислювальних систем» є базовою для засвоєння дисциплін «Операційні системи» та «Обчислювальні мережі».

3. **Анотація навчальної дисципліни:** Обов'язкова навчальна дисципліна «Архітектура обчислювальних систем» є складовою освітньо-професійної програми підготовки фахівців за першим (бакалаврським) рівнем вищої освіти галузі знань 12 „Інформаційні технології” зі спеціальності 124 – “Системний аналіз”, освітньо-професійної програми – „Системний аналіз”. Дана дисципліна є обов'язковою навчальною дисципліною за програмою «Системний аналіз». Викладається у 3 семестрі 2 курсу в обсязі – 90 год. (3 кредити ECTS), зокрема: лекції – 30 год., лабораторні – 14 год., консультації – 2 год., самостійна робота – 44 год. У курсі передбачено 2 змістовні частини та 2 контрольні роботи. Завершується дисципліна – іспитом у 3 семестрі.

В результаті вивчення навчальної дисципліни студент повинен:

**знати:** основи архітектури персональної обчислюваної техніки; правила запису та роботи з різними системами числення; засоби низькорівневого програмування.

**вміти:** використовувати характерні особливості операційних систем; оперувати даними та процесами управління комп'ютером; записувати алгоритми управління у формі програм, що дозволяють керувати компонентами обчислювальних систем.

4. **Завдання (навчальні цілі):**

Набуття знань, умінь та навичок (компетентностей):

**K22.** Здатність до комп'ютерної реалізації математичних моделей реальних систем і процесів; проектувати, застосовувати і супроводжувати програмні засоби моделювання, прийняття рішень, оптимізації, обробки інформації, інтелектуального аналізу даних.

**K23.** Здатність використовувати сучасні інформаційні технології для комп'ютерної реалізації математичних моделей та прогнозування поведінки конкретних систем а саме: об'єктно-орієнтований підхід при проектуванні складних систем різної природи, прикладні математичні пакети, застосування баз даних і знань.

5. **Результати навчання за дисципліною:**

Результат навчання (РН) (1. знати; 2. вміти; 3. комунікація□; 4. автономність та відповідальність□)		Форми (та/або методи і технології) викладання і навчання	Методи оцінювання	Відсоток у підсумковій оцінці з дисципліни
Код	Результат навчання			
РН 1.1	Знати основи систем числення (подання цілих зі знаком та без знаку, чисел з плаваючою крапкою в стандарті IEEE 754)	Лекція	Контрольна робота 1, контрольна робота 2, залік	25%
РН 1.2	Знати архітектуру основних компонентів забезпечення функціонування обчислювальних систем на основі ПК (процесор,	Лекція		25%

	сопроцесор, оперативна пам'ять, стандартні мікросхеми)			
PH 2.1	Вміти програмно імітувати функціонування процесора, сопроцесора та обчислювальних процесів у різних режимах роботи.	<i>Лабораторна робота, самостійна робота</i>	<i>Поточне оцінювання, іспит</i>	20%
PH 2.2	Вміти застосовувати засоби програмування для управління основними компонентами та периферією обчислювальних систем	<i>Лабораторна робота, самостійна робота</i>		20%
PH 2.3	Вміти формувати та встановлювати параметри функціонування обчислювальних систем (включаючи різні режими роботи, стандарти організації даних на носіях, характеристики файлових систем)	<i>Лабораторна робота, самостійна робота</i>		10%

## 6. Співвідношення результатів навчання дисципліни із програмними результатами

<b>Результати навчання дисципліни</b>	<b>PH 1.1</b>	<b>PH 1.2</b>	<b>PH 2.1</b>	<b>PH 2.2</b>	<b>PH 2.3</b>
<b>Програмні результати навчання</b>					
<b>ПР10.</b> Знати архітектуру сучасних обчислювальних систем і комп'ютерних мереж.	+	+	+	+	+
<b>ПР13.</b> Проектувати, реалізовувати, тестувати, впроваджувати, супроводжувати, експлуатувати програмні засоби роботи з даними і знаннями в комп'ютерних системах і мережах				+	+

## 7. Схема формування оцінки.

### 7.1 Форми оцінювання студентів:

#### - семестрове оцінювання:

1. Контрольна робота 1: PH1.1, PH2.1 – 10 балів/6 балів.
2. Контрольна робота 2: PH1.2, PH2.2 – 10 балів/6 балів.
3. Поточне оцінювання: PH2.1, PH2.2, PH2.3 – 40 балів/24 бали.

#### - підсумкове оцінювання :

- максимальна кількість балів які можуть бути отримані студентом за екзаменаційну роботу: 40 балів/24 бали;

- результати навчання, які оцінюються: PH1.1, PH1.2, PH2.1, PH2.2, PH2.3;

- форма проведення: (за підсумками семестру): письмова робота;

Види завдань: 3 письмових завдання..

### Критерії оцінювання на іспиті

<b>Завдання</b>	<b>Тема завдання</b>	<b>Максимальний відсоток від 40 балів</b>	<b>Всього відсотків</b>
Завдання 1	Теоретичне питання	34%	34%
Завдання 2-3	Задача	По 33%	66%
			100%

## Питання для підготовки до іспиту

- 1.Схеми суматора та напівсуматора
2. Логічна архітектура мікропроцесора
- 3.Принципи роботи зі стеком. Регістр ознак
- 4.Формат команд мікропроцесора
- 5.Архітектура сопроцесора
- 6.Стандарт ISO IEEE754 для представлення чисел з плаваючою крапкою.
- 7.Схеми формування фізичної адреси в сегментній та сторінковій моделях пам'яті
- 8.Структура дескриптора фрагмента ОП. Визначення рівня привілеїв.
9. Типи фрагментів ОП в захищеному режимі роботи мікропроцесора
- 10.Структура дескриптора шлюзов
11. Призначення та структура дескриптора TSS.
12. Структура елементів PDE, PTE схем розподілу ОП.
13. Архітектура мікросхем обробки апаратних переривань. IRQ-запити.
14. Архітектура блока APIC
15. Архітектура м/с паралельного інтерфейсу
16. Архітектура мікросхеми CMOS пам'яті.
17. Архітектура мікросхеми таймеру
18. Структура командного регістра м/с таймера
19. Організація буферу клавіатури. Структура статусних байтів 417h і 418h
20. Послідовність обробки сигналів клавіатури (обробка irq9 BIOS)
21. Архітектура відеоадаптера. Блок DAC
22. Схеми модуляції даних (MFM, RLL)
23. Спосіб LBA трансляції CHS-адрес
- 24.Спосіб ECHS трансляції CHS-адрес
25. Структура MBS.
26. Структура блоку BPB
27. Принцип організації таблиць FAT
28. Організація Partition Table
29. Структура кореневої директорії FAT.
30. Організація файлової системи NTFS
31. Каталоги NTFS
32. Робота з довгими та короткими іменами файлів в FAT і NTFS
33. Структура таблиці GPT. Поняття про EFI

**Студенти не допускаються до іспиту, якщо під час семестру вони набрали менше ніж 36 балів та/або не виконали всі передбачені планом роботи.**

### 7.2 Організація оцінювання:

#### Терміни проведення форм оцінювання:

1. Контрольна робота: до 7 тижня семестру.
2. Контрольна робота: до 15 тижня семестру.

Студент має право на одне перескладання кожної контрольної роботи із можливістю отримання максимально 80% початково визначених за цю контрольну роботу балів. Термін перескладання визначається викладачем.

Якщо студент з поважних причин, які підтверджено документально, був відсутній при написанні модульної контрольної роботи, він має право на одне перескладання з можливістю отримання максимальної кількості балів. Термін перескладання визначається викладачем.

Якщо впродовж семестру студент не з'являвся на заняття (не залежно від причин), не має модульних оцінок, у відповідних графах „Відомості обліку успішності КМСОНП” виставляються „0”, а у графі іспиту – відмітка про недопуск.

Студент допускається до складання іспиту, якщо кількість набраних ним балів за семестр становить не менше 36 балів.

Для отримання загальної позитивної оцінки з дисципліни оцінка за іспит не може бути меншою за 24 бали.

Іспит вважається не зданим, якщо сумарна кількість балів з дисципліни складає менше 60 балів.

### 7.3 Шкала відповідності оцінок

<b>Відмінно / Excellent</b>	90-100
<b>Добре / Good</b>	75-89
<b>Задовільно / Satisfactory</b>	60-74
<b>Незадовільно / Fail</b>	0-59

## 8. Структура навчальної дисципліни. Тематичний план занять

№ п/п	Номер і назва теми	Кількість годин		
		лекції	семінари/ лабораторні	Самостійна робота
<b>Частина 1. Основи відкритої архітектури ОС. Базові поняття логічної архітектури</b>				
1	<b>Тема 1</b> Архітектура мікропроцесора та організація оперативної пам'яті. <i>Визначення архітектури ОС. Склад ПЕОМ, взаємодія окремих частин. Режими роботи мікропроцесора. Функціональна схема роботи мікропроцесора.</i>	2	2	
2	<b>Тема 2.</b> Апаратно-програмні засоби ПЕВМ. <i>Логічна структура мікропроцесора. Сегментні реєстри. Реєстри загального призначення. Поняття про задачу. Управління привілеями.</i> <i>Самостійна робота:</i> Відкрита архітектура процесорів IBM PC. Архітектура сучасних процесорів. [2, с. 38-55] , [7, с. 159-181].	2		6
3	<b>Тема 3.</b> Обробка переривань. <i>Механізм переривань. Класифікація переривань. Поняття про вектори переривань. Розподіл ОП. Область векторів переривань. Базова система вводу-виводу. Засоби обробки переривань.</i>	2	2	
4	<b>Тема 4.</b> Загальні поняття про канали та порти. <i>Периферійні пристрої паралельних та послідовних каналів. Порти вводу/виводу системної плати Мікросхема паралельного інтерфейсу.</i> <i>Самостійна робота:</i> Структура систем BIOS та UEFI. Використання портів для управління периферійними апаратними засобами. [1, с. 38-55] , [3, с. 159-181].	2		6
5	<b>Тема 5.</b> Організація обробки апаратних переривань. <i>Мікросхеми обробки апаратних переривань. Архітектура реєстра реєстрації, реєстра обробки та реєстра маскування.</i>	2	2	

6	<b>Тема 6.</b> Організація клавіатурного вводу. <i>Клавіатура. Призначення, групи клавіш. Обробка сигналів від клавіатури. Скен-коди, додаткові скен-коди. ASCII-коди та розширені ASCII -коди.</i> <i>Самостійна робота:</i> Робота з регістрами мікросхеми обробки апаратних переривань. Особливості обробки сигналів клавіатури. [6, с. 38-55] , [1, с. 159-181].	2		6
7	<b>Тема 7.</b> Мікросхеми паралельного інтерфейсу та CMOS. <i>Архітектура мікросхем паралельного інтерфейсу та CMOS-тесту. Схеми роботи.</i>	2	2	
8	<b>Тема 8.</b> Мікросхема таймеру. <i>Архітектура мікросхеми таймеру. Канали, регістри, лінії. Схема роботи. Організація командного регістру.</i> <i>Самостійна робота:</i> Режими роботи таймеру. Вимірювання часу за допомогою лічильника тактів. [1, с. 38-55] , [4, с. 159-181].	1		6
	<i>Контрольна робота 1</i>	1		
	<i>Всього за частиною 1</i>	16	8	24
<b>Частина 2. Периферійні пристрої та засоби управління</b>				
9	<b>Тема 9.</b> <i>Принципи формування відеосигналів.</i> Структурна схема роботи відеоадаптера. Регістрова організація адаптерів. Бітові плани. Архітектура регістрів DAC. <i>Самостійна робота:</i> Принципи формування відеосигналів (ЕПТ, LCD, TFT, LED). Архітектура регістрів палітри та управління. [4, с. 38-55] , [7, с. 159-181].	2		6
10	<b>Тема 10.</b> <i>Організація роботи відеоадаптера.</i> Принципи роботи в текстовому та графічному режимах. Робота з пікселями та текселями.	2	2	
11	<b>Тема 11.</b> <i>Особливості режимів роботи відеосистеми.</i> Теселяція, геометризація, растеризація. Способи прискорення виводу графічної інформації. Принципи зтискання графічної та відеоінформації. <i>Самостійна робота:</i> . Рендерінг в сучасних відеосистемах. [4, с. 38-55] , [7, с. 159-181].	2		6
12	<b>Тема 12.</b> <i>Накопичувачі магнітних дисків.</i> Основи організації доступу до даних на ЖМД. Фізична організація доступу до даних.	2	2	
13	<b>Тема 13.</b> <i>Основи інтерфейсів ЖМД.</i> Організація розподілу дискової пам'яті. Стандарти інтерфейсів ЖМД. Принципи частотної модуляції. <i>Самостійна робота:</i> Сучасні носії інформації. Фізичні принципи організації збереження даних. Особливості використання контролерів накопичувачів. [5, с. 38-55] , [6, с. 159-181].	1		4
14	<b>Тема 14.</b> <i>Логічна організація даних на ЖМД.</i> Кластери. Таблиця розділів. Блок ВРВ.	1	2	

16	<b>Тема 17. Організація управління логічними дисками. Файлові системи. Фізична та логічна організація інформації файлової системи FAT та NTFS.</b>	1		2
	<i>Самостійна робота:</i> Основи трансляції ECHS та LBA. [5, с. 38-55] , [6, с. 159-181].			
	<i>Контрольна робота 2</i>	1		
	<i>Всього за частиною 2</i>	12	6	18
	<b>ВСЬОГО</b>	29	14	46

**Загальний обсяг**– 90 год., в тому числі:

Лекцій – 28 год.

Лабораторні заняття – 14 год.

Консультації – 2 год.

Самостійна робота – 46 год.

### Рекомендовані джерела

#### *Основні:*

1. Складов В.А. Программное и лингвистическое обеспечение ПЭВМ. Системы общего назначения. – Минск, 1992.
2. Кристиан К. Введение в операционную систему UNIX. – М., 1996.
3. Шишигин К., Колесниченко О. Аппаратные средства. - М., 2000.
4. Шафрин Ю. Информационные технологии. - М., 2000.
5. Мюллер С. Модернизация и ремонт ПК. – М., 1999-2003.
6. Хамахер К. Организация комп'ютера. – Питер, 2003.
7. Таненбаум Э. Архитектура компьютера. – Питер, 2007.
8. Дэвид Паттерсон, Джон Хеннесси Комп'ютерная архитектура. – Техносфера. – 2016. – 2016. – 936.
9. Таненбаум Э., Остин Т. «Архитектура компьютера. 6-е издание». - 2013.

#### *Додаткові*

1. Митницкий В.Я. Архитектура IBM PC и язык Ассемблера. - М., 2000.
2. Пирогов В.Ю. Assembler. Учебный курс. – М.,2001.
3. Фелдман С.К. Системное программирование на персональном компьютере. – М., 2006.
4. Поворознюк А.И. Архитектура компьютеров. Архитектура внешней памяти, видеосистемы и внешних интерфейсов. Харьков, 2006.